

(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2003179260 A**(43) Date of publication of application: **27.06.03**

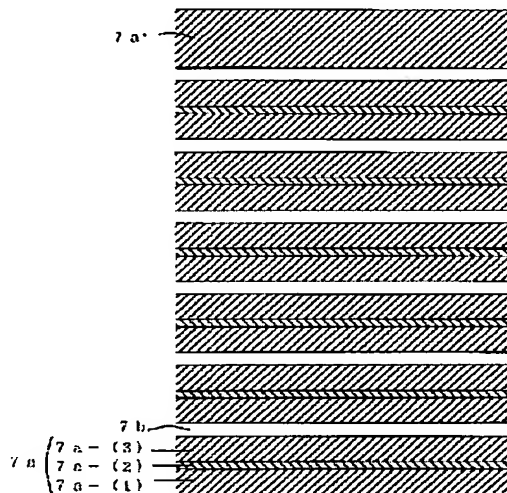
(51) Int. Cl.

**H01L 33/00**  
**H01L 21/205**
(21) Application number: **2002320954**(22) Date of filing: **28.09.99**(62) Division of application: **11273948**(71) Applicant: **NICHIA CHEM IND LTD**(72) Inventor: **MARUI HIROMITSU**  
**TANIZAWA KOJI****(54) NITRIDE SEMICONDUCTOR ELEMENT****(57) Abstract:**

**PROBLEM TO BE SOLVED:** To provide a nitride semiconductor with a low forward voltage since an application range to various application products is enlarged by using the active layer of a multiplex quantum well structure.

**SOLUTION:** The nitride semiconductor element has an n-type nitride semiconductor layer, the active layer and a p-type nitride semiconductor layer on a substrate. In the multiplex quantum well structure, the active layer includes the nitride semiconductor having In at a well layer. In the nitride semiconductor, a forward voltage can be reduced without deteriorating an element characteristic by modulating/doping n-type impurity in the single layer of the well layer or a barrier layer.

COPYRIGHT: (C)2003,JPO



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-179260

(P2003-179260A)

(43)公開日 平成15年6月27日(2003.6.27)

(51)Int.Cl.<sup>7</sup>

H 0 1 L 33/00  
21/205

識別記号

F I

H 0 1 L 33/00  
21/205

テ-マ-コード(参考)

C 5 F 0 4 1  
5 F 0 4 5

審査請求 未請求 請求項の数3 O L (全 6 頁)

(21)出願番号 特願2002-320954(P2002-320954)  
(62)分割の表示 特願平11-273948の分割  
(22)出願日 平成11年9月28日(1999.9.28)

(71)出願人 000226057  
日亜化学工業株式会社  
徳島県阿南市上中町岡491番地100  
(72)発明者 丸居 宏充  
徳島県阿南市上中町岡491番地100 日亜化  
学工業株式会社内  
(72)発明者 谷沢 公二  
徳島県阿南市上中町岡491番地100 日亜化  
学工業株式会社内

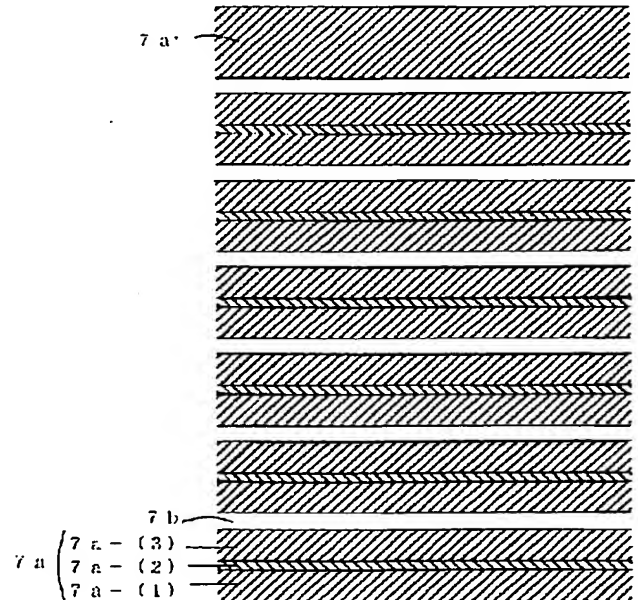
最終頁に続く

(54)【発明の名称】 窒化物半導体素子

(57)【要約】 (修正有)

【課題】 多重量子井戸構造の活性層を用い、種々の応用製品への適用範囲の拡大を可能とするため、順方向電圧の低い窒化物半導体を提供する。

【解決手段】 基板上に少なくともn型窒化物半導体層、活性層、p型窒化物半導体層を順に有する窒化物半導体素子において、前記活性層が井戸層にInを有する窒化物半導体を含んで成る多重量子井戸構造から成り、前記井戸層又は障壁層の単一層中にn型不純物を変調ドーピングすることで、素子特性を悪化させることなく順方向電圧を低減することが可能な窒化物半導体素子が得られる。



## 【特許請求の範囲】

【請求項 1】 基板上に、少なくとも n 型窒化物半導体層、活性層及び p 型窒化物半導体層を順に有する窒化物半導体素子において、前記活性層が井戸層に In を有する窒化物半導体を含んでなる多重量子井戸構造からなり、前記井戸層もしくは障壁層の単一層中に n 型不純物が変調ドーピングされていることを特徴とする窒化物半導体素子。

【請求項 2】 前記障壁層は、アンドープの窒化物半導体からなる下層、n 型不純物がドーピングされている窒化物半導体からなる中間層、及びアンドープの窒化物半導体からなる上層の少なくとも 3 層が順に積層されていることを特徴とする請求項 1 に記載の窒化物半導体素子。

【請求項 3】 前記 n 型不純物は Si、Ge、Sn の少なくとも 1 種であることを特徴とする請求項 1 に記載の窒化物半導体素子。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、発光ダイオード (LED)、レーザーダイオード (LD)、太陽電池、光センサー等の発光素子、受光素子、あるいはトランジスタ、パワーデバイス等の電子デバイスに使用される窒化物半導体 (例えば、 $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ 、 $0 \leq x$ 、 $0 \leq y$ 、 $x+y \leq 1$ ) 素子に関する。

## 【0002】

【従来技術】 窒化物半導体は高輝度青色 LED、純緑色 LED の材料として、フルカラー LED ディスプレイ、交通信号灯、イメージスキャナー光源等の各種光源で実用化されている。これらの LED 素子は基本的に、サファイヤ基板状に GaN よりなるバッファ層、Si ドープの GaN よりなる n 型コンタクト層と、InGaIn 系単一量子井戸構造 (SQW: Single-Quantum-Well) あるいは InGaIn 系多重量子井戸構造 (MQW: Multi-Quantum-Well) の活性層と、Mg ドープ AlGaIn よりなる p 型クラッド層と、Mg ドープ GaN よりなる p 型コンタクト層とが順に積層された構造を有している。

【0003】 20 mA において、波長 450 nm の青色 LED は、単一量子井戸構造では発光出力 2.5 mW、外部量子効率 5%、多重量子井戸構造では発光出力 5 mW、外部量子効率 9.1% であり、また、波長 520 nm の緑色 LED は、単一量子井戸構造では発光出力 2.2 mW、外部量子効率 4.3%、多重量子井戸構造では発光出力 3 mW、外部量子効率 6.3% と非常に優れた特性を示す。

【0004】 このように、上記出願人が開示した LED 素子は、高出力であり実用に十分適用でき信号などの種々の製品に適用されている。

## 【0005】

【発明が解決しようとする課題】 しかしながら、近年の

省エネなどに応じて、発光出力の低下を伴わずに消費電力を低減させることが可能な LED 素子が望まれている現在において、上記の LED 素子は十分ではない。上記 LED 素子は 20 mA において順方向電圧 ( $V_f$ ) は 3.6 V 近くあり、さらなる低下が望まれている。

【0006】 そこで本発明は、上記問題点を解決し、素子特性に優れた窒化物半導体素子を提供することを目的とする。

## 【0007】

【課題を解決するための手段】 すなわち、本発明は、基板上に少なくとも n 型窒化物半導体層、活性層及び p 型窒化物半導体層を順に有する窒化物半導体素子において、前記活性層が井戸層に In を有する窒化物半導体を含んでなる多重量子井戸構造からなり、前記井戸層もしくは障壁層の単一層中に n 型不純物が変調ドーピングされていることを特徴とする。これにより、素子特性が悪化することなく順方向電圧を低減することが可能な窒化物半導体素子を提供することができる。

【0008】 本発明の請求項 2 に記載の窒化物半導体素子は、アンドープの窒化物半導体からなる下層、n 型不純物がドーピングされている窒化物半導体からなる中間層、及びアンドープの窒化物半導体からなる上層の少なくとも 3 層が順に積層されている障壁層を有している。これにより障壁層に接している井戸層への不純物の拡散を最小限に防ぎ、井戸層の結晶性が悪化することを抑制できる。

【0009】 本発明の請求項 3 に記載の窒化物半導体素子は、Si、Ge、Sn から選択される少なくとも 1 種の n 型不純物を井戸層又は障壁層に有する。

【0010】 本発明において、アンドープの窒化物半導体層とは意図的に不純物をドーピングしない窒化物半導体層を示し、例えば原料に含まれる不純物、反応装置内のコンタミネーション、意図的に不純物をドーピングした他の層からの意図しない拡散により不純物が混入した層及び微量なドーピングにより実質的にアンドープと見なせる層 (例えば抵抗率  $3 \times 10^{-1} \Omega \cdot \text{cm}$  以上) も本発明ではアンドープと定義する。

【0011】 本発明において、n 型不純物が窒化物半導体層に含有されていることを、添加、又はドーピングなどとする場合がある。

## 【0012】

【発明の実施の形態】 本願発明者は種々の実験の結果、発光出力低下を最小限に抑さえつつ順方向電圧を低減できる窒化物半導体を見出し本発明を成すに至った。

【0013】 多重量子井戸構造は膜厚が大きくなるため、不純物を有していないアンドープの活性層では抵抗が高くなってしまふ。活性層に n 型もしくは p 型の不純物を加えれば抵抗を低下することができる。

【0014】 しかし、不純物の濃度が高すぎるとその層もしくはその層に接している層の結晶性が悪くなり、発

光出力が低下する傾向がある。

【0015】そこで今回、活性層中の井戸層もしくは障壁層の単一層中に n 型不純物をドーピングする際、変調にドーピングすることで、活性層を悪化させることなく順方向電圧の低減を可能とする、素子特性に優れた窒化物半導体素子を形成する。

【0016】図 1 に本発明の形態である、窒化物半導体素子の素子構造の模式的断面図を示す。以下、本実施の形態の窒化物半導体素子について詳述する。

【0017】図 1 は、基板 1 上、バッファ層 2、アンドロップ GaN 層 3、n 型不純物を含む n 型コンタクト層 4、アンドロップの下層、n 型不純物ドーピングの中間層及びアンドロップの上層の 3 層からなる n 型第 1 多層膜層 5、第 3 及び第 4 の窒化物半導体層よりなる n 型第 2 多層膜層 6、多重量子井戸構造の活性層 7、p 型不純物を含む p 型多層膜層 8、p 型不純物ドーピング GaN よりなる p 型コンタクト層が順に積層された構造を有する。更に n 型コンタクト層 4 上に n 電極 11、p 型コンタクト層 9 上に p 電極 10 がそれぞれ形成される。

【0018】(活性層 7) 本発明において、活性層 7 は、井戸層 7b に In を有する窒化物半導体を含んでなる量子井戸構造であり、井戸層 7b と障壁層 7a とを順次積層した多層膜構造の多重量子井戸構造である。井戸層 7b と障壁層 7a との積層順は、特に問わず、井戸層 7b から積層して井戸層 7b で終わる、井戸層 7b から積層して障壁層 7a で終わる、障壁層 7a から積層して障壁層 7a で終わる、また障壁層 7a から積層して井戸層 7b で終わっても良い。活性層 7 の膜厚は特に限定されず、LED 素子などの希望の波長等を考慮して、井戸層 7b 及び障壁層 7a の各積層数や積層順を調整し活性層の総膜厚を調整する。具体的には 200~8000 オングストロームであり、好ましくは 500~6000 オングストロームである。活性層 7 の総膜厚が上記範囲であると発光出力及び活性層 7 の結晶成長に要する時間の点で好ましい。

【0019】(井戸層) 井戸層は In を有する窒化物半導体含有している。井戸層の単一膜厚としては 100 オングストローム以下、好ましくは 70 オングストローム以下、さらに好ましくは 50 オングストローム以下に調整する。井戸層の膜厚の下限は特に限定されていないが、1 原子層以上、好ましくは 10 オングストローム以上である。井戸層の単一膜厚が上記範囲であると、発光出力の向上及び発光スペクトル半値幅の減少の点で好ましい。

【0020】(障壁層 7a) 一方、障壁層 7a の単一膜厚は 30~500 オングストロームであり、好ましくは 50~300 オングストロームに調整する。障壁層 7a が上記範囲であると光電変換効率が向上し、低  $V_f$  及び低リーク電流となり好ましい。また、障壁層 7a は井戸層 7b よりもバンドギャップエネルギーが大きい窒化物

半導体を選択し、好ましくは  $In_yGa_{1-y}N$  ( $0 \leq Y < 1$ ,  $X > Y$ ) 又は  $Al_zGa_{1-z}N$  ( $0 < Z < 0.5$ ) とする。ただし、井戸層 7b 及び障壁層 7a を InAlN とすることも可能である。

【0021】(n 型不純物) 本発明で活性層 7 にドーピングする n 型不純物には Si、Ge、Sn、S、O、Ti、Zr 等の IV 族、若しくは VI 族元素を用いることができる。好ましくは Si、Ge、Sn を、さらに好ましくは Si を用いる。

【0022】(変調ドーピング) 活性層 7 に n 型不純物をドーピングする際、井戸層 7b もしくは障壁層 7a の単一層中において変調ドーピングする。変調ドーピングとは、一方の層の不純物濃度を小さく、好ましくは不純物をドーピングしない状態のアンドロップとし、その隣り合うもう一方を高濃度にドーピングする方法で、閾値電圧、順方向電圧等を低減させることができる。これは不純物濃度の低い層を多層膜層中に存在させることにより、その層の移動度が大きくなり、また不純物濃度が高濃度の層も同時に存在することにより、キャリア濃度が高いままで多層膜層が形成できることによる。つまり、不純物濃度が低い移動度の高い層と、不純物濃度が高いキャリア濃度が大きい層とが同時に存在することにより、キャリア濃度が大きく、移動度も大きい層がクラッド層となるために、閾値電圧、順方向電圧が低下すると推察される。なお、変調ドーピング場合には、不純物濃度差は 1 桁以上とすることが好ましい。

【0023】本発明で、井戸層 7b に n 型不純物をドーピングする場合、単一層中に n 型不純物ドーピング層とアンドロップ層の 2 層構造にすることが好ましい。n 型不純物のドーピング量 (濃度) は、 $1 \times 10^{17} / \text{cm}^3 \sim 1 \times 10^{19} / \text{cm}^3$ 、好ましくは  $6 \times 10^{17} / \text{cm}^3 \sim 7 \times 10^{18} / \text{cm}^3$ 、より好ましくは  $9 \times 10^{17} / \text{cm}^3 \sim 5 \times 10^{18} / \text{cm}^3$  である。またドーピング層の膜厚は、10 オングストローム~50 オングストローム、好ましくは 10 オングストローム~30 オングストローム、より好ましくは 10 オングストローム~20 オングストロームである。

【0024】一方、本発明で障壁層 7a に n 型不純物をドーピングする場合、単一層中にアンドロップの窒化物半導体からなる下層 7a-(1)、n 型不純物がドーピングされている窒化物半導体からなる中間層 7a-(2)、及びアンドロップの窒化物半導体からなる上層 7a-(3) の少なくとも 3 層が順に積層された 3 層構造にすることが好ましい。n 型不純物のドーピング量 (濃度) は、 $1 \times 10^{17} / \text{cm}^3 \sim 1 \times 10^{19} / \text{cm}^3$ 、好ましくは  $6 \times 10^{17} / \text{cm}^3 \sim 7 \times 10^{18} / \text{cm}^3$ 、より好ましくは  $9 \times 10^{17} / \text{cm}^3 \sim 5 \times 10^{18} / \text{cm}^3$  である。またドーピング層の膜厚は、10 オングストローム~100 オングストローム、好ましくは 10 オングストローム~60 オングストローム、より好ましくは 10 オングストローム~30 オングストロームである。この範囲であると良好な結晶性

と低い抵抗率を得る点で好ましい。

#### 【0025】

【実施例】以下、本発明の実施例について説明する。なお、本発明は以下に示す実施例のみに限定されるものではない。

【0026】【実施例1】図1を元に、本発明の素子の実施例1の製造方法について述べる。

【0027】(基板1) サファイア(C面)よりなる基板1をMOVPEの反応容器内にセットし、容器内を水素で十分に置換した後、水素を流しながら基板の温度を1050℃まで上昇させ、基板のクリーニングを行う。基板1はサファイアC面の他、R面、A面を主面とするサファイア基板、スピネル(MgAl<sub>2</sub>O<sub>4</sub>)のような絶縁性の基板、SiC(6H、4H、3Cを含む)、Si、ZnO、GaAs、GaN等の半導体基板を用いることができる。

【0028】(バッファ層2) 続いて温度を510℃まで下げ、キャリアガスに水素、原料ガスにアンモニアとTMG(トリメチルガリウム)とを用い、基板上にGaNよりなるバッファ層2を約200オングストロームの膜厚で成長させる。なお、このバッファ層2は基板の種類、成長方法によっては省略できる。また、このバッファ層2はAlの割合の小さいAlGaNを用いることもできる。

【0029】(アンドープGaN層3) バッファ層2成長後、TMGのみを止めて、温度を1050℃まで上昇させる。1050℃になったら、同じく原料ガスにTMG、アンモニアガスを用い、アンドープGaN層3を1.5μmの膜厚で成長させる。

【0030】(n型コンタクト層4) 続いて1050℃で、同じく原料ガスにTMG、アンモニアガス、不純物ガスにシランガスを用い、Siを $5 \times 10^{18} / \text{cm}^3$ ドープしたGaNよりなるn型コンタクト層4を2.165μmの膜厚で成長させる。

【0031】(n型第1多層膜層5) 次に、シランガスのみを止め、1050℃でTMG、アンモニアガスを用い、アンドープGaNよりなる下層を3000オングストロームの膜厚で成長させ、続いて同温度にてシランガスを追加しSiを $4 \times 10^{18} / \text{cm}^3$ ドープしたGaNよりなる中間層を300オングストロームの膜厚で成長させ、更に続いてシランガスのみを止め、同温度にてアンドープGaNからなる上層を50オングストロームの膜厚で成長させ、3層からなる層膜厚3350オングストロームのn型第1多層膜層5を成長させる。

【0032】(n型第2多層膜層6) 次に、同様の温度で、アンドープGaNよりなる窒化物半導体層を40オングストローム成長させ、次に温度を800℃にしてTMG、TMI、アンモニアを用い、アンドープIn<sub>0.3</sub>Ga<sub>0.7</sub>Nよりなる窒化物半導体層を20オングストローム成長させる。これらの操作を繰り返し、交互に10

層ずつ積層した超格子構造の多層膜よりなるn型第2多層膜層6を600オングストロームの膜厚で成長させる。

【0033】(活性層7) 次にTMG、アンモニアを用いアンドープのGaNよりなる下層7a-(1)を120オングストロームの膜厚で成長させる。続いて同温度にてシランガスを追加しSiを $1 \times 10^{18} / \text{cm}^3$ ドープしたGaNよりなる中間層7a-(2)を10オングストロームの膜厚で成長させ、更に続いてシランガスのみを止め、同温度にてアンドープGaNからなる上層7a-(3)を120オングストロームの膜厚で成長させ、このような3層からなる総膜厚250オングストロームの障壁層7aを成長させる。

【0034】次に、同様の温度で、TMG、TMI、アンモニアを用い、アンドープIn<sub>0.3</sub>Ga<sub>0.7</sub>Nよりなる井戸層7bを30オングストロームの膜厚で成長させる。これらの操作を繰り返し、Siをドープした3層構造の障壁層7aとアンドープの井戸層7bを交互に6層ずつ積層させる。最後にアンドープの障壁層7a'を膜厚250オングストロームで積層させ、総数13層、総膜厚1930オングストロームの多重量子井戸構造よりなる活性層を成長させる。これにより、障壁層は7層中下方から6層目までがSiドープの3層構造となる。

【0035】(p型多層膜層8) 次に、温度1050℃でTMG、TMA、アンモニア、Cp<sub>2</sub>Mg(シクロペンタジエニルマグネシウム)を用い、Mgを $5 \times 10^{19} / \text{cm}^3$ ドープしたp型Al<sub>0.2</sub>Ga<sub>0.8</sub>Nよりなる窒化物半導体層を40オングストロームの膜厚で成長させ、続いて温度を800℃にして、TMG、TMI、アンモニア、Cp<sub>2</sub>Mgを用いMgを $5 \times 10^{19} / \text{cm}^3$ ドープしたIn<sub>0.02</sub>Ga<sub>0.98</sub>Nよりなる窒化物半導体層を25オングストロームの膜厚で成長させる。これらの操作を繰り返し、p型AlGaN層とp型InGaN層を交互に5層ずつ積層して、総数10層、総膜厚325オングストロームの超格子構造の多層膜よりなるp型多層膜層8を成長させる。

【0036】(p型コンタクト層9) 続いて1050℃で、TMG、アンモニア、Cp<sub>2</sub>Mgを用い、Mgを $1 \times 10^{20} / \text{cm}^3$ ドープしたp型GaNからなるp型コンタクト層9を1200オングストロームの膜厚で成長させる。

【0037】反応終了後、温度を室温まで下げ、さらに窒素雰囲気中、ウェーハを反応容器内において700℃でアニーリングを行い、p型層を更に低抵抗化する。

【0038】アニーリング後、ウェーハを反応容器から取り出し、最上層のp型コンタクト層の表面に所定の形状のマスクを形成し、RIE(反応性イオンエッチング)装置でp型コンタクト層9側からエッチングを行い、図1に示すようにn型コンタクト層4の表面を露出させる。

【0039】エッチングによりp n各半導体表面を露出させた後、スパッタリング法により各電極をそれぞれ形成させる。

【0040】こうして得られたLED素子は、20mAにおいて463nmの青色発光を示し、 $V_f$ は3.36V、発光出力は6.5mWであった。

【0041】【実施例2】活性層7を形成する際、Siをドープした3層構造の障壁層7aを、7層のうち全て7層をSiドープの3層構造とする他は実施例1と同様にしてLED素子を形成した。

【0042】こうして得られたLED素子は、20mAにおいて468nmの青色発光を示し、 $V_f$ は3.4V、発光出力は6.5mWであった。

【0043】【実施例3】活性層7を形成する際、Siをドープした3層構造の障壁層7aを、7層のうち下方から3層目までがSiドープの3層構造とし、上部4層をアンドープの障壁層7a'とする他は実施例1と同様にしてLED素子を形成した。

【0044】こうして得られたLED素子は、20mAにおいて471nmの青色発光を示し、 $V_f$ は3.45V、発光出力は6.69mWであった。

【0045】【実施例4】活性層7の障壁層7aを形成する際、TMG、アンモニアを用いアンドープのGaNよりなる下層7a-(1)を116.6オングストロームの膜厚で成長させ、続いて同温度にてシランガスを追加しSiを $1 \times 10^{18}/\text{cm}^3$ ドープしたGaNよりなる中間層7a-(2)を16.8オングストロームの膜厚で、更に続いてシランガスのみを止め、同温度にてアンドープGaNからなる上層7a-(3)を116.6オングストロームの膜厚で成長させ、このような3層からなる総膜厚250オングストロームの障壁層7aを成長させる他は実施例1と同様にしてLED素子を形成した。

【0046】こうして得られたLED素子は、20mAにおいて459nmの青色発光を示し、 $V_f$ は3.27V、発光出力は6.03mWであった。

【0047】【実施例5】活性層7の障壁層7aを形成する際、TMG、アンモニアを用いアンドープのGaNよりなる下層7a-(1)を141.6オングストロームの膜厚で成長させ、続いて同温度にてシランガスを追加しSiを $1 \times 10^{18}/\text{cm}^3$ ドープしたGaNよりなる中間層7a-(2)を16.8オングストロームの膜厚で成長させ、更に続いてシランガスのみを止め、同温度にてアンドープGaNからなる上層7a-(3)を141.6オングストロームの膜厚で成長させ、このような3層からなる総膜厚300オングストロームの障壁層7aを成長させる他は実施例1と同様にしてLED素子を形成した。

【0048】こうして得られたLED素子は、20mAにおいて459nmの青色発光を示し、 $V_f$ は3.40

V、発光出力は5.93mWであった。

【0049】【実施例6】活性層7の障壁層7aを形成する際、TMG、アンモニアを用いアンドープのGaNよりなる下層7a-(1)を166.6オングストロームの膜厚で成長させ、続いて同温度にてシランガスを追加しSiを $1 \times 10^{18}/\text{cm}^3$ ドープしたGaNよりなる中間層7a-(2)を16.8オングストロームの膜厚で成長させ、更に続いてシランガスのみを止め、同温度にてアンドープGaNからなる上層7a-(3)を166.6オングストロームの膜厚で成長させ、このような3層からなる総膜厚350オングストロームの障壁層7aを成長させる他は実施例1と同様にしてLED素子を形成した。

【0050】こうして得られたLED素子は、20mAにおいて457nmの青色発光を示し、 $V_f$ は3.45V、発光出力は6.41mWであった。

【0051】【実施例7】活性層7の障壁層7aを形成する際、TMG、アンモニアを用いアンドープのGaNよりなる下層7a-(1)を191.6オングストロームの膜厚で成長させ、続いて同温度にてシランガスを追加しSiを $1 \times 10^{18}/\text{cm}^3$ ドープしたGaNよりなる中間層7a-(2)を16.8オングストロームの膜厚で成長させ、更に続いてシランガスのみを止め、同温度にてアンドープGaNからなる上層7a-(3)を191.6オングストロームの膜厚で成長させ、このような3層からなる総膜厚400オングストロームの障壁層7aを成長させる他は実施例1と同様にしてLED素子を形成した。

【0052】こうして得られたLED素子は、20mAにおいて459nmの青色発光を示し、 $V_f$ は3.50V、発光出力は6.21mWであった。

【0053】【実施例8】活性層7の障壁層7aを形成する際、TMG、アンモニアを用いアンドープのGaNよりなる下層7a-(1)を241.6オングストロームの膜厚で成長させ、続いて同温度にてシランガスを追加しSiを $1 \times 10^{18}/\text{cm}^3$ ドープしたGaNよりなる中間層7a-(2)を16.8オングストロームの膜厚で成長させ、更に続いてシランガスのみを止め、同温度にてアンドープGaNからなる上層7a-(3)を241.6オングストロームの膜厚で成長させ、このような3層からなる総膜厚500オングストロームの障壁層7aを成長させる他は実施例1と同様にしてLED素子を形成した。

【0054】こうして得られたLED素子は、20mAにおいて462nmの青色発光を示し、 $V_f$ は3.55V、発光出力は6.31mWであった。

【0055】

【発明の効果】以上説明したように、基板上に少なくともn型窒化物半導体層、活性層及びp型窒化物半導体層を順に有する窒化物半導体素子において、前記活性層が

9

井戸層にInを有する窒化物半導体を含んでなる多重量子井戸構造からなり、前記井戸層もしくは障壁層の単一層中にn型不純物を変調ドーピングすることで、素子特性の悪化を引き起こすことなく順方向電圧を低減することができる。バリア層のうち、最終に積層されるラストバリア層へのドーピングの有無による違いは特に見られなかったが、ラストバリア層がp型多層膜層、p型コンタクト層の下地となることを考慮すると、ラストバリア層はアンドープが望ましいと考えられる。

#### 【図面の簡単な説明】

【図1】本発明の一実施の形態であるLED素子の構造を示す模式的断面図である。

【図2】本発明の一実施の形態であるLED素子の活性層の構造を示す模式的断面図である。

1・・・サファイア基板

2・・・バッファ層

10

3・・・アンドープGaN層

4・・・n型コンタクト層

5・・・n型第1多層膜層

6・・・n型第2多層膜層

7・・・活性層

7a・・・n型ドーピング障壁層

7a-(1)・・・アンドープ下部障壁層

7a-(2)・・・n型ドーピング中間部障壁層

7a-(3)・・・アンドープ上部障壁層

10 7a'・・・アンドープ障壁層

7b・・・アンドープ井戸層

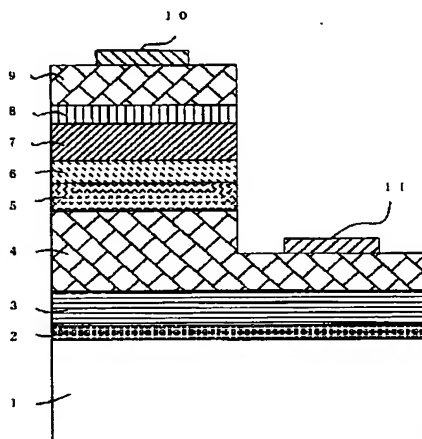
8・・・p型多層膜層

9・・・p型コンタクト層

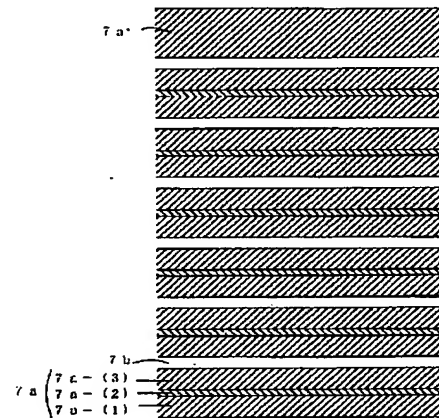
10・・・p電極

11・・・n電極

【図1】



【図2】



フロントページの続き

Fターム(参考) 5F041 AA03 AA24 CA04 CA05 CA40  
CA49 CA57  
5F045 AA04 AB14 AC08 AC12 AC19  
AD09 AD14 AF04 AF09 AF13  
BB05 BB16 CA09 DA53 DA55  
DA62 DC57 EB15